

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-176565

(43)Date of publication of application : 14.07.1995

(51)Int.Cl.

H01L 21/60

(21)Application number : 05-344017

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 16.12.1993

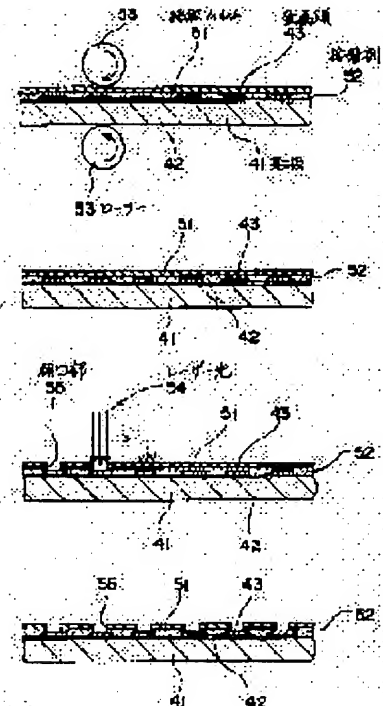
(72)Inventor : YAMAMOTO MICHIIHIKO

(54) WIRING BOARD AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To form a protective film which has fine apertures whose diameters are smaller than the diameters of connection pads with a high accuracy and at a low cost in order to prevent solder from penetrating onto wiring patterns from the connection pads on a wiring board when the connection electrodes of an electronic component such as a semiconductor chip are connected to the connection pads on the wiring boards with solder bumps which are formed on the connection electrodes of the electronic components beforehand.

CONSTITUTION: A wiring board 41 has wiring patterns having connection pads to which the connection electrodes of an electronic component are connected. A protective film composed of an insulating film 51 such as polyimide film, PET film or PES film is applied to the approximately whole surface of a wiring board 41 which includes the wiring patterns and connection pads which are composed of metal films 43. Then the parts of the protective film composed of the insulating film 51 which are on the connection pads are removed by a laser beam 54 such as an excimer laser to form apertures 55.



LEGAL STATUS

[Date of request for examination] 03.03.1997

[Date of sending the examiner's decision of rejection] 06.04.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項1】 電子部品の接続電極と接続される接続パッドを有する配線パターンを備えた配線基板であって、この配線基板の前記配線パターンおよび前記接続パッドを含む面のほぼ全面に絶縁フィルムによる保護膜を形成して、この保護膜の前記接続パッドの上面部にレーザー光により除去された開口部を形成したことを特徴とする配線基板。

【請求項2】 電子部品の接続電極と接続される接続パッドを有する配線パターンを備えた配線基板の製造方法において、この配線基板の前記配線パターンおよび前記接続パッドを含む面のほぼ全面に絶縁フィルムによる保護膜を接合した後、この保護膜の前記接続パッドの上面部をレーザー光により除去して開口部を形成することを特徴とする配線基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、配線基板に関し、特に、その配線パターンの電子部品との接続部の構成と、その接続部の製造方法に関するものである。

【0002】

【従来の技術】一般に、配線基板に半導体チップ、例えば、LSI (Large Scale Integration: 大規模集積回路) を搭載する手法の一つとしてフリップチップボンディングがある。このフリップチップボンディングにおいて、配線基板の配線パターンの接続パッドに、LSIの接続電極を半田バンプを介して熱圧着により接続すると、その熱圧着時に一旦溶融した半田が接続パッドから配線パターン上に流れ出し、さらに、配線パターン上からその隣の配線パターンに向かって流れ出し、隣合う配線パターン間で短絡が発生してしまうことがある。このため、配線基板上に半田流れ防止ダムを形成しておく必要がある。

【0003】図6は従来の印刷による半田流れ防止ダムを形成した配線基板を例示するもので、配線パターン62、62、62、…およびその接続パッド63、63、63、…が形成された配線基板61上に、例えば、スクリーン印刷等の印刷によりソルダーレジストを用いて、接続パッド63、63、63、…の配列部に対応した開口部67を有する半田流れ防止用の保護膜66を形成していた。65は搭載されるLSI71 (図7参照) のチップサイズを示している。

【0004】

【発明が解決しようとする課題】このような印刷による保護膜66において、その印刷技術では印刷精度があまり高くないので、図6に示した通り、搭載するチップサイズ65より一回り大きいサイズの開口部67しか印刷

2

できず、個々の接続パッド63、63、63、…ごとに対応する等、理想的な半田流れ防止ダムが形成できなかった。

【0005】このため、図7(a)および(b)に示すように、配線基板61の配線パターン62の接続パッド63に、LSI71の接続電極72をこれに予め設けた半田バンプ75を介して熱圧着すると、溶融した半田76が配線パターン62に沿って流れ出してしまう欠点があった。なお、理想半田形状を符号75で示し、現状半田形状を符号76で示しており、現状半田形状76によれば、LSI71の位置が点線形状で示すように下がってしまっている。

【0006】ところで、配線基板上に接着剤を介して金属膜を接着し、フォトリソ形成、ウェットエッチングにより配線パターンを形成する場合、例えば、フォトリソの線幅を50μm以下としても、接着剤の存在により断面がほぼ台形状となって裾の部分を除去できないことから、配線パターンの線幅を50μm以下とすることができず、50~60μm程度が限界である。この場合、接続パッドの直径を100~140μm程度とすると、この接続パッドにLSIの接続電極を半田バンプを介して熱圧着により接続すると、配線パターンの線幅が50~60μm程度と比較的大きいため、その熱圧着時に一旦溶融した半田が接続パッドから配線パターン上に流れ出してしまうのである。

【0007】そこで、接続パッドから配線パターンへの半田の流出を防止するために、保護膜の開口部の直径を接続パッドの直径よりもやや小さくし、例えば、60~100μm程度として、その開口部によって半田を堰止めるようにする手法もある。しかし、保護膜の開口部の直径が60~100μm程度と微細なパターンであると、そのような開口部を有する保護膜をスクリーン印刷により形成することができず、フォトリソグラフィの方法により形成することになる。その理由は、スクリーン印刷の場合、開口部の最小直径が200μm程度で位置精度が±300μm程度以内であるのに対し、フォトリソグラフィの方法の場合には、開口部の最小直径が10μm程度で位置精度が±20μm程度以内であることによる。

【0008】しかし、フォトリソグラフィの方法により微細なパターンの開口部を有する保護膜を形成する場合、例えば、スクリーン印刷により形成する場合と比較して、工程数がかなり多く、生産性が悪いばかりでなく、コストがアップするという問題があった。

【0009】そこで、本発明の目的は、半導体チップ等の電子部品の接続電極に予め設けた半田バンプを介して熱圧着により接続する際、配線基板上の接続パッドから配線パターンへの半田を堰止めるため、接続パッドの直径よりも小さい微細な開口部を有する保護膜を精度良くかつ低コストにて形成した配線基板およびその製造方法

【0010】

【0011】そして、請求項2記載の発明は、例えば、半導体チップ等の電子部品の接続電極と接続される接続パッドを有する配線パターンを備えた配線基板の製造方法において、この配線基板の前記配線パターンおよび前記接続パッドを含む面のほぼ全面に、例えば、ポリイミドまたはPETまたはPES等の絶縁フィルムによる保護膜を接合した後、この保護膜の前記接続パッドの上面部を、例えば、エキシマレーザー等のレーザー光により除去して開口部を形成する製造方法の特徴としている。

【作用】本発明によれば、配線基板の配線パターンおよび接続パッドを含む面のほぼ全面に接合した絶縁フィルムによる保護膜の接続パッドの上面部を、エキシマレーザー等のレーザー光により除去して開口部を形成したので、保護膜に接続パッドの直径よりも小さい微細な開口部を精度良くかつ低コストにて形成できる。

【実施例】以下に、本発明に係る配線基板およびその製造方法の実施例を図1乃至図5に基づいて説明する。

【0014】先ず、図1および図2は本発明を適用した一例としての配線基板1を部分的に示すもので、2は配線パターン、3は接続パッド、4は保護膜、5は開口部である。配線基板1は、セラミックやガラスエポキシ等からなるハードな基板、または、ポリイミドや他の樹脂からなるフレキシブルな基板の何れであってもよい。

【0015】図1および図2に示すように、配線基板1の上面には、図示しない接着剤を介して銅等の金属膜からなる配線パターン2と、その端部のほぼ円形状の接続パッド3が形成されている。さらに、この配線基板1の上面には、図示しない接着剤を介してポリイミドまたはPET（ポリエチレンテレフタレート）またはPES（ポリエーテルサルホン）等の絶縁フィルムによる保護膜4が接合されている。

の直径は100~140 μ m程度で、開口部5の直径は60~100 μ m程度である。

【0017】以上の配線基板1へのLSI11の搭載の仕方について、図3を参照しつつ説明する。図示のように、LSI11は、その下面に所定数の接続電極12を有するもので、この接続電極12には予め半田バンプ15が備えられている。このLSI11を図示しない熱圧着ヘッドにより吸着して移動し、その接続電極12に予め設けた半田バンプ15を、図示しない圧着機ヘッド上に置かれた配線基板1上の開口部5に位置合わせする。

【0018】このように、配線基板1の接続パッド3上に半田バンパ15を介在させてL S I 11を熱圧着ヘッドにより加圧・加熱することによって、半田バンパ15を溶融・固化させる。これにより、配線基板1の接続パッド3上にL S I 11下面の接続電極12が半田バンパ15を介して接続状態となり、しかも、保護膜4の微細な開口部5の内壁により半田が溶融して流れようとするのを堰止めて、配線基板1上にL S I 11が固定される。

【0019】次に、以上のような配線基板1を製造する場合について、図4(a)～(f)および図5(g)～(j)を参照しながら説明する。

【0020】先ず、図4(a)は金属膜の接着工程を示すもので、ハードまたはフレキシブルなどの基板41上に、接着剤42を用いて銅等の金属膜43を接着する。ここでは、基板41、接着剤42、金属膜43による3層構造としたが、金属膜43は、接着ではなくて、スパッタリングや蒸着等の方法で形成して、2層構造としても構わない。なお、接着剤を用いずに、基板41上に金属膜43を直接形成した場合、後述するようにして得られる前記配線パターン2の線幅は10~30 μ m程度とすることができる。

【0021】図4（b）は次のレジスト塗布工程を示すもので、金属膜43の上面に、回路パターンニングのためにレジスト44を塗布する。図4（c）は次の露光工程を示すもので、所定のパターンを有するガラスマスク45を用いて、UV光等の光エネルギー46でレジスト44を露光する。

【0022】図4(d)は次の現像工程を示すもので、これによりレジスト開口部47、47、47、…を形成する。図4(e)は次のエッチング工程を示すもので、これにより金属膜43にパターン間の開口部48を形成する。図4(f)は次のレジスト剥離工程を示すもので、このようにレジスト44、44、44、…を剥離して、金属膜43、43、43、…による回路パターンを形成する。

【0023】そして、図5(g)は次のラミネート工程を示すもので、金属膜43、43、43、…による回路パターンを形成した基板41の全上面に、エポキシ樹脂等の接着剤52が片面にラミネートされたポリイミドま

5

たはPETまたはPES等の絶縁フィルム51を、上下のローラー53、53によりラミネートする。図5

(h)は次のキュアー工程を示すもので、加熱により接着剤52を硬化させ、絶縁フィルム51を固定する。

【0024】さらに、図5(i)は次のパターンニング工程を示すもので、低コストで高精度のスポット加工が簡単に行えるエキシマレーザー等のレーザー光54を局所的に照射して、絶縁フィルム51の金属膜43による前記配線パターン2における前記接続パッド3の上面部のみを局所的に加熱して炭化させて除去し、これにより開口部55を形成して、パターンニングされた金属膜43の表面を露出させる。

【0025】ここで、レーザー光54は、X、Y方向にスキャンニングし、次々に前記接続パッド3上の絶縁フィルム51を炭化させて除去していくもので、その具体的な除去は、真空引き、洗浄、エア吹き出し等の任意の手段により行う。

【0026】そして、図5(j)は最後のアッシング工程を示すもので、開口部55に露出された金属膜43の表面に残ったスカム(有機物残さ)を除去するため、酸素プラズマによりアッシングを行う。

【0027】このようにして、金属膜43による線幅が50~60μm程度(もしくは10~30μm程度)の配線パターン2および直径が100~140μm程度の接続パッド3を形成するとともに、絶縁フィルム51による保護膜5にレーザー光54により開けた開口部55による直径が60~100μm程度の開口部5を形成する。

【0028】以上の通り、金属膜43による回路パターンを形成した基板41の全上面に、絶縁フィルム51をラミネートし、接続パッドの上面部をエキシマレーザーによるレーザー光54を用いて除去したことにより、フレキシブル基板においても超ファインでも理想的な半田流れ防止ダムとしての開口部55の形成が低温でかつ低コストにて可能である。また、回路パターン全部を絶縁フィルム51で完全にコートしたため、パターン間絶縁性を向上させ、且つパターンの機械的強度を飛躍的に向上させることができる。

【0029】なお、以上の実施例においては、配線基板へのLSIの搭載としたが、本発明はこれに限定されるものではなく、他の半導体チップ等の電子部品の配線基板への搭載であってもよい。また、配線パターンの形状や本発明を適用する用途等も任意であり、その他、具体的な細部構造等についても適宜に変更可能であることは勿論である。

【0030】

【発明の効果】以上のように、本発明に係る配線基板およびその製造方法によれば、配線パターンおよび接続パッドを含む面のほぼ全面に接合した絶縁フィルムによる保護膜の接続パッドの上面部を、エキシマレーザー等の

6

レーザー光により除去することによって、接続パッドの直径よりも小さい微細な開口部を精度良くかつ低コストにて形成することができる。従って、半導体チップ等の電子部品の接続電極に予め設けた半田バンプを介して熱圧着により接続する際、配線基板上の接続パッドにその微細な開口部により半田を堰止めて、確実な接続を行うことができる。

【図面の簡単な説明】

【図1】本発明を適用した一例としての配線基板を部分的に示す平面図である。

【図2】図1の配線基板の各部断面を示すもので、(a)は図1の矢印A-A線に沿った断面図、(b)は同じく図1の矢印B-B線に沿った断面図である。

【図3】本発明による図1の配線基板へのLSIの搭載例を示す破断側面図である。

【図4】本発明を適用する配線基板の製造工程を示すもので、(a)は金属膜の接着工程を示す断面図、(b)はレジスト塗布工程を示す断面図、(c)は露光工程を示す断面図、(d)は現像工程を示す断面図、(e)はエッチング工程を示す断面図、(f)はレジスト剥離工程を示す断面図である。

【図5】図4の製造工程に続く本発明による配線基板の製造工程を示すもので、(g)はラミネート工程を示す断面図、(h)はキュアー工程を示す断面図、(i)はパターンニング工程を示す断面図、(j)はアッシング工程を示す断面図である。

【図6】従来の印刷による半田流れ防止ダムを形成した配線基板を例示する概略平面図である。

【図7】図6の配線基板へのLSIの搭載例を示すもので、(a)は破断側面図、(b)はLSIを透視状態で示した平面図である。

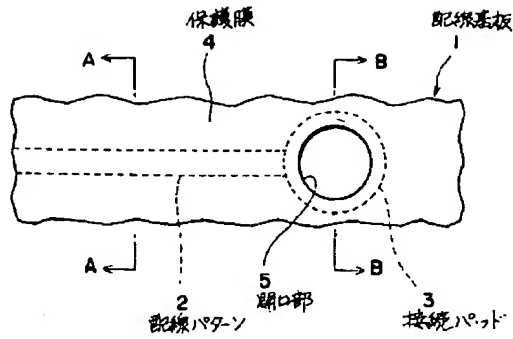
【符号の説明】

- 1 配線基板
- 2 配線パターン
- 3 接続パッド
- 4 保護膜
- 5 開口部
- 11 LSI
- 12 接続電極
- 15 半田バンプ
- 41 基板
- 42 接着剤
- 43 金属膜
- 44 レジスト
- 45 ガラスマスク
- 46 光エネルギー
- 47、48 開口部
- 51 絶縁フィルム
- 52 接着剤
- 53 ローラー

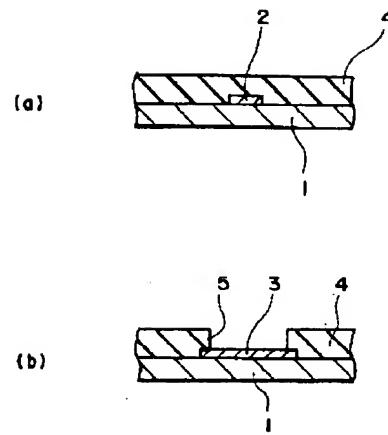
54 レーザー光

55 開口部

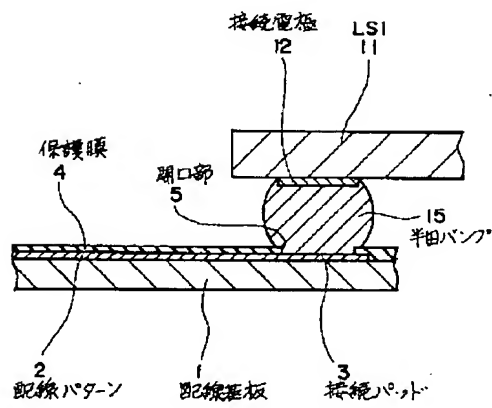
【図1】



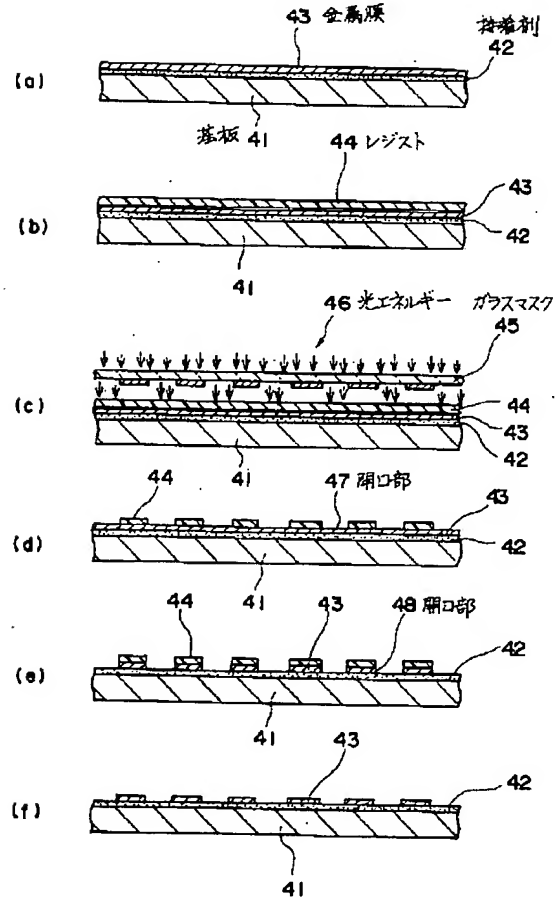
【図2】



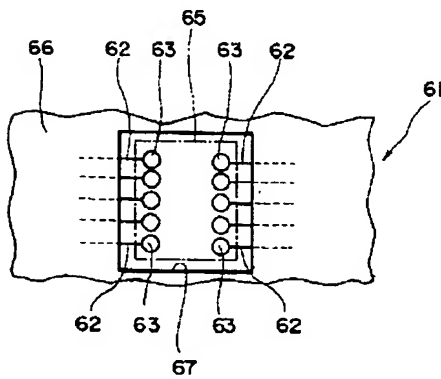
【図3】



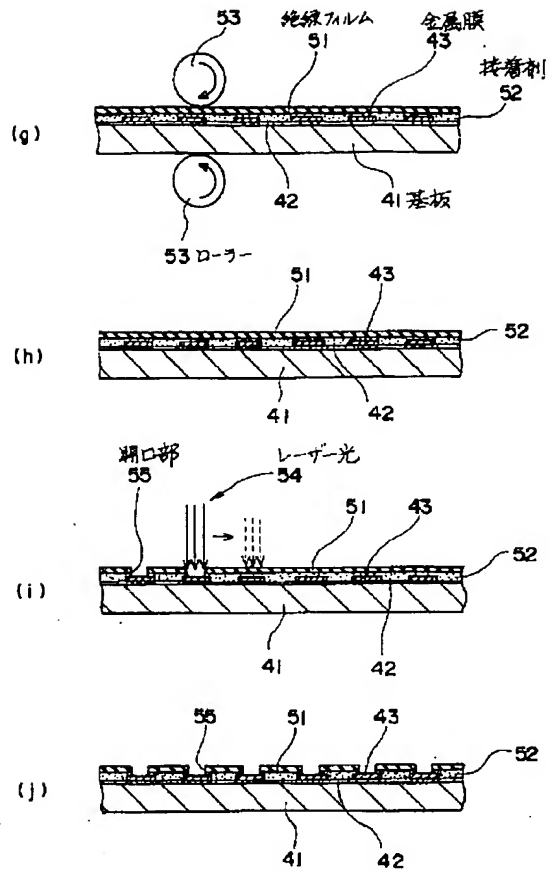
【図4】



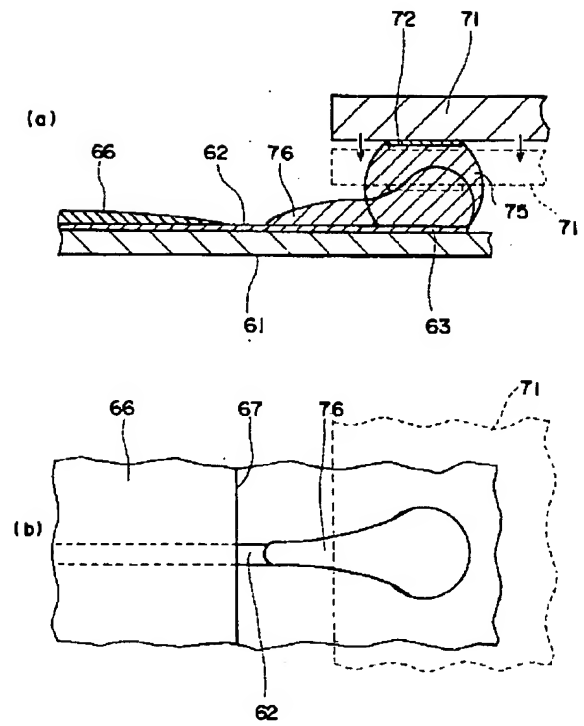
【図6】



【図5】



【図7】



* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to the configuration and the manufacture approach of a connection of a connection with the electronic parts of the circuit pattern about a wiring substrate.

[0002]

[Description of the Prior Art] Generally, there is flip chip bonding as one of the technique which carries a semiconductor chip (Large Scale Integration: large-scale integrated circuit), for example, LSI, in a wiring substrate. In this flip chip bonding, when the connection electrode of LSI is connected to the connection pad of the circuit pattern of a wiring substrate by thermocompression bonding through a solder bump, outflow and that a short circuit occurs between outflow and a ***** circuit pattern toward that next circuit pattern from on a circuit pattern have further the solder once fused at the time of that thermocompression bonding on a circuit pattern from a connection pad. For this reason, it is necessary to form a solder flow prevention dam on a wiring substrate.

[0003] Drawing 6 illustrates the wiring substrate in which the solder flow prevention dam by the conventional printing was formed, and formed the protective coat 66 for solder flow prevention which has the connection pads 63, 63, and 63 and the opening 67 corresponding to the array section of -- using a solder resist by printing of screen-stencil etc. on circuit patterns 62, 62, and 62, -- and its connection pads 63, 63, and 63, and the wiring substrate 61 with which -- was formed. 65 shows the chip size of LSI71 (refer to drawing 7) carried.

[0004]

[Problem(s) to be Solved by the Invention] In the protective coat 66 by such printing, with the printing technique, only the opening 67 of somewhat larger size than the chip size 65 to carry could be printed, and an ideal solder flow prevention dam, such as corresponding to each connection pads 63, 63, and 63 and every --, was not able to be formed as it was shown in drawing 6 , since the print quality was not so high.

[0005] For this reason, as shown in drawing 7 (a) and (b), there was a fault out of which the fused solder 76 will flow into the connection pad 63 of the circuit pattern 62 of the wiring substrate 61 along with a circuit pattern 62 if thermocompression bonding of the connection electrode 72 of LSI71 is carried out to this through the solder bump 75 who prepared beforehand. In addition, a sign 75 shows an ideal solder configuration and the sign 76 shows the present condition solder configuration, and according to the present condition solder configuration 76, as the location of LSI71 shows in a dotted-line configuration, it has fallen.

[0006] By the way, since a cross section serves as trapezoidal shape mostly by existence of adhesives also considering the line breadth of a photoresist as 50 micrometers or less and the part of the skirt cannot be removed when pasting up a metal membrane through adhesives and forming a circuit pattern by photoresist formation and wet etching on a wiring substrate for example, line breadth of a circuit pattern cannot be set to 50 micrometers or less, but about 50-60 micrometers is a limitation. In this case, if the diameter of a connection pad is set to about 100-140 micrometers and the connection electrode of LSI will be connected to this connection pad by thermocompression bonding through a solder bump, since the line breadth of a circuit pattern is comparatively as large as about 50-60 micrometers, the solder once fused at the time of that thermocompression bonding will flow out of a connection pad on a circuit pattern.

[0007] in order [then,] to prevent the outflow of the solder from a connection pad to a circuit pattern -- the diameter of opening of a protective coat -- the diameter of a connection pad -- a little -- small -- carrying out -- as about 60-100 micrometers -- the opening -- solder -- ***** -- there is also technique made like. However, the diameter of opening of a protective coat cannot form the protective coat which has such opening as they are about 60-100 micrometers and a detailed pattern by screen-stencil, but will form by the approach of a photolithography. In screen-stencil, in the case of the approach of a photolithography, the minimum diameter of opening depends the reason by about 10 micrometers that location precision is less than about **20 micrometers to the minimum diameter of opening being [location precision] less than about **300 micrometers in about 200 micrometers.

[0008] However, when the protective coat which has opening of a detailed pattern by the approach of a

photolithography was formed, there was a problem not only productivity is bad, but that there were quite many routing counters and cost rose as compared with the case where it forms by screen-stencil.

[0009] Then, the purpose of this invention is to offer the wiring substrate which formed the protective coat which has detailed opening smaller than the diameter of a connection pad for the solder from the connection pad on a wiring substrate to a circuit pattern for a ***** reason with a sufficient precision in low cost, and its manufacture approach, in case it connects with the connection electrode of electronic parts, such as a semiconductor chip, by thermocompression bonding through the solder bump who prepared beforehand.

[0010]

[Means for Solving the Problem] That the above technical problem should be solved invention according to claim 1 For example, it is the wiring substrate equipped with the circuit pattern which has the connection pad connected with the connection electrode of electronic parts, such as a semiconductor chip. The protective coat by insulating films, such as polyimide, or PET or PES, of the field containing said circuit pattern and said connection pad of this wiring substrate is mostly formed in the whole surface. It is characterized by the configuration which comes to form in the top-face section of said connection pad of this protective coat opening removed by laser light, such as an excimer laser.

[0011] And invention according to claim 2 is set to the manufacture approach of the wiring substrate equipped with the circuit pattern which has the connection pad connected with the connection electrode of electronic parts, such as a semiconductor chip. The field containing said circuit pattern and said connection pad of this wiring substrate mostly on the whole surface For example, after joining the protective coat by insulating films, such as polyimide, or PET or PES, it is characterized by the manufacture approach which removes the top-face section of said connection pad of this protective coat by laser light, such as an excimer laser, and forms opening.

[0012]

[Function] Since according to this invention laser light, such as an excimer laser, removed the top-face section of the connection pad of the protective coat by the insulating film of the field containing the circuit pattern and connection pad of a wiring substrate mostly joined to the whole surface and opening was formed, detailed opening smaller than the diameter of a connection pad can be formed in a protective coat with a sufficient precision in low cost.

[0013]

[Example] Below, the example of the wiring substrate concerning this invention and its manufacture approach is explained based on drawing 1 thru/or drawing 5.

[0014] First, drawing 1 and drawing 2 show partially the wiring substrate 1 as an example which applied this invention, and, for 2, as for a connection pad and 4, a circuit pattern and 3 are [a protective coat and 5] openings. The wiring substrates 1 may be any of the hard substrate which consists of a ceramic, glass epoxy, etc., or the flexible substrate which consists of polyimide or other resin.

[0015] the circuit pattern 2 which becomes the top face of the wiring substrate 1 from metal membranes, such as copper, through the adhesives which are not illustrated as shown in drawing 1 and drawing 2, and its edge -- the connection pad 3 of a circle configuration is formed mostly. Furthermore, the protective coat 4 by insulating films, such as polyimide, or PET (polyethylene terephthalate) or PES (polyether ape phon), is joined to the top face of this wiring substrate 1 through the adhesives which are not illustrated.

[0016] And the opening 5 of the minor diameter which removed the top-face section of the connection pad 3 and which makes a circle configuration mostly is formed in the protective coat 4 by this insulating film of the exposure of laser light, such as an excimer laser mentioned later. Here, the line breadth of a circuit pattern 2 is [the diameter of opening 5 of the diameter of the connection pad 3] about 60-100 micrometers in about 100-140 micrometers at about 50-60 micrometers.

[0017] The method of loading of LSI11 to the above wiring substrate 1 is explained referring to drawing 3. Like illustration, LSI11 has the connection electrode 12 of a predetermined number on that inferior surface of tongue, and this connection electrode 12 is beforehand equipped with the solder bump 15. It adsorbs by the thermocompression bonding head which does not illustrate this LSI11, and moves, and alignment is carried out to the opening 5 on the wiring substrate 1 placed on the sticking-by-pressure machine head which does not illustrate the solder bump 15 who prepared in that connection electrode 12 beforehand.

[0018] Thus, melting and solidification of the solder bump 15 are done by making the solder bump 15 intervene on the connection pad 3 of the wiring substrate 1, and pressurizing and heating LSI11 by the thermocompression bonding head. Thereby, the connection electrode 12 of LSI11 inferior surface of tongue will be in a connection condition through the solder bump 15 on the connection pad 3 of the wiring substrate 1, and, moreover, LSI11 will be fixed [that solder tends to fuse with the wall of the detailed opening 5 of a protective coat 4, and it is going to flow, and] on ***** and the wiring substrate 1.

[0019] Next, the case where the above wiring substrates 1 are manufactured is explained, referring to drawing 4 (a) - (f) and drawing 5 (g) - (j).

[0020] First, drawing 4 (a) shows the adhesion process of a metal membrane, on which hard or flexible substrate 41,

uses adhesives 42 and pastes up the metal membranes 43, such as copper. Here, although considered as the three-tiered structure by the substrate 41, adhesives 42, and the metal membrane 43, a metal membrane 43 is formed by approaches, such as sputtering, vacuum evaporation, etc. instead of adhesion, and does not matter as two-layer structure. In addition, when a metal membrane 43 is directly formed on a substrate 41, without using adhesives, line breadth of said circuit pattern 2 obtained as mentioned later can be set to about 10-30 micrometers.

[0021] Drawing 4 (b) shows the following resist spreading process, and applies a resist 44 to the top face of a metal membrane 43 for circuit pattern NINGU. Drawing 4 (c) shows the following exposure process, and exposes a resist 44 with the light energies 46, such as UV light, using the glass mask 45 which has a predetermined pattern.

[0022] Drawing 4 (d) shows the following development process, and, thereby, forms the resist openings 47, 47, and 47 and --. Drawing 4 (e) shows the following etching process, and, thereby, forms the opening 48 between patterns in a metal membrane 43. Drawing 4 (f) shows the following resist exfoliation process, exfoliates resists 44, 44, and 44 and - in this way, and forms metal membranes 43, 43, and 43 and the circuit pattern by --.

[0023] And drawing 5 (g) shows the following lamination process, and laminates the insulating films 51 which the adhesives 52, such as an epoxy resin, laminated at one side, such as polyimide, or PET or PES, with the up-and-down rollers 53 and 53 on all the top face of the substrate 41 in which metal membranes 43, 43, and 43 and the circuit pattern by -- were formed. Drawing 5 (h) shows the following KYUA process, stiffens adhesives 52 with heating, and fixes the insulating film 51.

[0024] Furthermore, drawing 5 (i) shows the following pattern NINGU process, and irradiates locally the laser light 54, such as an excimer laser which can perform highly precise spot processing easily by low cost. Heat locally only the top-face section of said connection pad 3 in said circuit pattern 2 by the metal membrane 43 of the insulating film 51, and it is made to carbonize, and removes, and this forms opening 55 and the front face of the metal membrane 43 by which pattern NINGU was carried out is exposed.

[0025] Here, the laser light 54 is scanned in X and the direction of Y, carbonizes the insulating film 51 on said connection pad 3 one after another, is removed, and performs the concrete removal with the means of arbitration, such as vacuum suction, washing, and air blowdown.

[0026] And drawing 5 (j) shows the last ashing process, and it performs ashing by the oxygen plasma in order to remove Society for Cutting Up Men (organic substance residue) which remained in the front face of the metal membrane 43 exposed to opening 55.

[0027] Thus, while the line breadth by the metal membrane 43 forms the connection pad 3 whose circuit pattern 2 and diameter of about (or about 10-30 micrometers) 50-60 micrometers are about 100-140 micrometers, the diameter by the opening 55 opened in the protective coat 5 by the insulating film 51 by the laser light 54 forms the opening 5 which is about 60-100 micrometers.

[0028] As above, by having laminated the insulating film 51 on all the top face of the substrate 41 in which the circuit pattern by the metal membrane 43 be formed, and having removed the top face section of a connection pad on it using the laser light 54 by the excimer laser, even in a flexible substrate, formation of the opening 55 as a solder flow prevention dam where super-fine ** be also ideal be low temperature, and it be possible at low cost. Moreover, since the coat of all the circuit patterns was completely carried out with the insulating film 51, the insulation between patterns can be raised and the mechanical strength of a pattern can be raised by leaps and bounds.

[0029] In addition, in the above example, although considered as loading of LSI to a wiring substrate, this invention may not be limited to this and may be loading to the wiring substrate of electronic parts, such as other semiconductor chips. Moreover, of course, the application which applies the configuration and this invention of a circuit pattern can be arbitrarily changed suitably also about a concrete constructional detail.

[0030]

[Effect of the Invention] As mentioned above, according to the wiring substrate concerning this invention, and its manufacture approach, detailed opening smaller than the diameter of a connection pad can be formed with a sufficient precision in low cost by removing the top-face section of the connection pad of the protective coat by the insulating film of the field containing a circuit pattern and a connection pad mostly joined to the whole surface by laser light, such as an excimer laser. Therefore, in case it connects with the connection electrode of electronic parts, such as a semiconductor chip, by thermocompression bonding through the solder bump who prepared beforehand, ***** and positive connection can be made for solder to the connection pad on a wiring substrate by the detailed opening.

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.